



日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

2000年 4月21日

出願番号
Application Number:

特願2000-121391

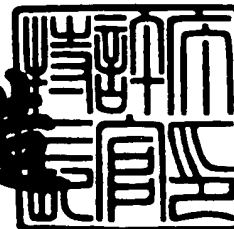
出願人
Applicant(s):

オプトレックス株式会社
旭硝子株式会社CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 3月 9日

特許庁長官
Commissioner,
Patent Office

及川耕造



【書類名】 特許願

【整理番号】 20000198

【提出日】 平成12年 4月21日

【あて先】 特許庁長官 殿

【国際特許分類】 G02F 1/137

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

【氏名】 高野 智弘

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

【氏名】 永井 真

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

【氏名】 田原 慎哉

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

【氏名】 舩田 紀子

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

【氏名】 新山 聡

【特許出願人】

【識別番号】 000103747

【氏名又は名称】 オプトレックス株式会社

【特許出願人】

【識別番号】 000000044

【氏名又は名称】 旭硝子株式会社

【代理人】

【識別番号】 100103090

【弁理士】

【氏名又は名称】 岩壁 冬樹

【電話番号】 03-3811-3561

【手数料の表示】

【予納台帳番号】 050496

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 メモリ性を有するコレステリック液晶表示装置の駆動方法および駆動装置

【特許請求の範囲】

【請求項 1】 メモリ性を有するコレステリック液晶を用いた液晶表示装置を駆動する駆動方法において、駆動方法は、表示データに対応した電圧条件にもとづいて各画素に電圧を印加する前に、前記コレステリック液晶の配向が電圧印加方向に垂直になるように電圧を印加する第 1 の段階と、前記コレステリック液晶をホモジニアスまたはホモジニアスとプレナーの中間状態に移行させるための電圧を印加する第 2 の段階と、前記コレステリック液晶のホモジニアスまたはホモジニアスとプレナーの中間状態からフォーカルコニックまたはフォーカルコニックとプレナーとの中間の状態への移行を促進するための電圧を印加する第 3 の段階とを含み、前記第 1 の段階の後に前記第 2 の段階および前記第 3 の段階を繰り返すことを特徴とするコレステリック液晶表示装置の駆動方法。

【請求項 2】 第 2 の段階で印加される電圧値は 0 V である請求項 1 記載のメモリ性を有するコレステリック液晶表示装置の駆動方法。

【請求項 3】 第 2 の段階および第 3 の段階の繰り返し回数が 2 回以上 10 回以下である請求項 2 記載のメモリ性を有するコレステリック液晶表示装置の駆動方法。

【請求項 4】 第 1 の段階の印加電圧波形が V_1 の電圧振幅を持ったパルス電圧によって構成され、第 3 の段階の印加電圧波形が V_3 の電圧振幅を持ったパルス電圧によって構成され、それぞれの段階の印加時間を τ_1 、 τ_3 とすると、 V_1 は V_3 より大きく、かつ、 τ_3 が τ_1 より小さい請求項 1 ないし請求項 3 記載のメモリ性を有するコレステリック液晶表示装置の駆動方法。

【請求項 5】 第 1 の段階の印加電圧波形が V_1 の電圧振幅を持ったパルス電圧によって構成され、第 3 の段階の印加電圧波形が V_3 の電圧振幅を持ったパルス電圧によって構成され、それぞれの段階の印加時間を τ_1 、 τ_3 とすると、 V_1 は V_3 と等しく、かつ、 τ_3 が τ_1 より小さい請求項 1 ないし請求項 3 記載のメモリ性を有するコレステリック液晶表示装置の駆動方法。

【請求項 6】 第 1 の段階から第 3 の段階が完了した後に各表示画素の表示データにもとづく電圧波形を印加するために線順次動作を行う際に、オン表示にはプレナーが書き込まれ、オフ表示にはフォーカルコニックが書き込まれるように印加電圧条件を定める場合、中間調表示にパルス幅変調方式を用いる請求項 1 ないし請求項 5 記載のメモリ性を有するコレステリック液晶表示装置の駆動方法。

【請求項 7】 メモリ性を有するコレステリック液晶を用いた液晶表示装置を駆動する駆動装置において、第 1 の段階の期間を設定する第 1 の期間設定手段と、第 1 の段階に続く第 2 の期間を設定する第 2 の期間設定手段と、第 2 の段階に続く第 3 の期間を設定する第 3 の期間設定手段と、前記第 1 の期間設定手段が作成した第 1 の期間で配向が電圧印加方向に垂直になるように前記コレステリック液晶に電圧を印加し、前記第 2 の期間設定手段が作成した第 2 の期間で前記コレステリック液晶をホモジニアスまたはホモジニアスとプレナーの中間状態に移行させるための電圧を印加し、前記第 3 の期間設定手段が作成した第 3 の期間で前記コレステリック液晶のホモジニアスまたはホモジニアスとプレナーの中間状態からフォーカルコニックまたはプレナーとフォーカルコニックとの中間の状態への移行を促進するための電圧を印加する電圧印加手段と、前記第 1 の期間設定手段を動作させた後に前記第 2 の期間設定手段と前記第 3 の期間設定手段とを繰り返し動作させる回数制御手段とを備えたことを特徴とするメモリ性を有するコレステリック液晶表示装置の駆動装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、メモリ型コレステリック液晶素子を用いた単純マトリクス of コレステリック液晶表示装置を駆動するための駆動方法および駆動装置に関する。

【 0 0 0 2 】

【従来の技術】

液晶素子を用いた液晶ディスプレイ（液晶表示装置）は、軽量で薄型であること、また消費電力が小さいことから、携帯情報表示機器として用いられている。そして、液晶ディスプレイに用いられる液晶素子として、比較的低価格で比較的

高いコントラストを得ることができるSTN素子が広く用いられている。

【0003】

液晶素子は、発光素子ではなく光シャッターとして用いられるので外光が必要である。そこで、例えば、光源としてのバックライト（サイドライトを含む）が設けられた透過型STN液晶ディスプレイ（以下、透過型液晶ディスプレイという。）が用いられている。しかし、バックライトが設けられた透過型液晶ディスプレイは表示電力が大きく、携帯情報表示機器としての使用には不利である。

【0004】

そのために、携帯情報表示機器として反射型STN液晶ディスプレイ（以下、反射型液晶ディスプレイ）が用いられることが多い。反射型液晶ディスプレイでは、バックライトを用いずに、または、透過型液晶ディスプレイに比べて消費電力の低いバックライトを用いて実用に供することができる。

【0005】

しかし、反射型液晶ディスプレイでも、少なくとも1枚の偏光板が必要であることから、外光に対して反射率が制限されてしまいバックライトを用いないと十分な明るさの表示品位を得ることができない場合がある。また、表示の高精細化にともなって、駆動電圧が増加することによる消費電力の増大や、駆動ライン数の増加によるコントラストの低下という問題もある。

【0006】

そこで、液晶ディスプレイの明るさを制限する偏光板を用いず、高精細化しても表示品位が低下しない液晶ディスプレイが注目される。そのような液晶ディスプレイとして、メモリ型コレステリック液晶を用いた液晶ディスプレイが提案されている（George H.Heilmeier, Joel E.Goldmacher et al.Appl.Phys.Lett.,13 (1968),132）。

【0007】

コレステリック液晶またはカイラルネマチック液晶は、ネマチック液晶と光学活性物質を混合して製造される。コレステリック液晶を一对の平行した基板間に挟持し、液晶のディレクタが一定周期毎に回転するねじれ構造のねじれの中心軸（ヘリカル軸と呼ぶ。）が基板に対して平均的に垂直方向になるように配列させ

るとき、そのねじれの向きに対応した円偏光を反射する。反射する光の中心波長は、基板面に平行な液晶のディレクタがそのねじれによって1回転する間のヘリカル軸上の距離（ヘリカルピッチと呼ぶ。）とネマチック液晶の基板面に対して平行な2次元面での平均屈折率の積になる。

【 0 0 0 8 】

このように、コレステリック液晶がそのヘリカルピッチと液晶の屈折率により特定の波長の円偏光を反射する現象を選択反射と呼んでいる。この選択反射を示す液晶配列においても、ヘリカル軸がほぼ完全に基板面に対して垂直となる場合（完全プレナーと呼ぶ。）と、複数に分かれた液晶ドメインのヘリカル軸の平均的な方向が基板面に対してほぼ垂直となる場合（不完全プレナーまたは単にプレナー）があり、完全プレナーの液晶配列とプレナーの液晶配列とは異なった反射挙動を示す。完全プレナー配列では入射光に対する正規反射が大きく、特定の視角において極めて高い反射を示す。プレナー配列においては、正規反射は相対的に小さく比較的広い視角において高い反射挙動を示す。

【 0 0 0 9 】

コレステリック液晶は、上記の配列とは別の液晶配列として複数の液晶ドメインのヘリカル軸が基板に対してランダム方向または非垂直方向に配列している配列（フォーカルコニックと呼ぶ。）をとることもできる。フォーカルコニックでは、多くの液晶では全体として弱い散乱状態を示し、選択反射のように特定の波長の光を反射することはない。

【 0 0 1 0 】

この2つの状態（プレナーとフォーカルコニック）は電界が印加されていないときでも安定であり、プレナーまたは完全プレナーの選択反射は偏光板を用いなくても明るく、さらにプレナーでは視野角も広い。コレステリック液晶を用い、その選択反射を利用する液晶光学素子は電界を印加しない状態でもその液晶配向が保持されることによりメモリ型として機能できるので、消費電力が少ない液晶光学素子を得ることができる。

【 0 0 1 1 】

コレステリック液晶は、プレナーにおいては、液晶のディレクタが一定周期毎

に回転するねじれ構造を持っている。ねじれの中心軸をヘリカル軸と呼び、ディレクタが1回転する間のヘリカル軸上の距離をピッチと呼ぶ。選択反射波長 λ は、液晶組成物の平均屈折率 n と液晶組成物のピッチ p の積にほぼ等しい($\lambda = n \cdot p$)。ピッチ p は、光学活性物質の添加量 c と光学活性物質の定数 HTP (Helical Twisting Power) から、 $p = 1 / (c \cdot HTP)$ によって算出される。以上のように、選択反射色は、光学活性物質の種類と添加量によって決定される。選択反射波長が可視域外となるようにピッチを設定すれば、選択反射時に目視では透明なコレステリック液晶を形成することもできる。

【0012】

特公昭53-42264号公報には、選択反射波長を可視域外に設定してプレナーで可視域透明となる誘電率異方性が正のコレステリック液晶素子にパルス状の電圧を印加して、その電圧振幅の大きさにより、プレナーをフォーカルコニックに、またフォーカルコニックをプレナーにそれぞれ変化させることが例示されている。フォーカルコニックからプレナーへの変化は、液晶分子が電界印加方向とほぼ平行になる液晶配向(ホメオトロピックと呼ぶ。)を経由して起こるので最も高い電圧が必要とされる。

【0013】

コレステリック液晶では、一連の印加電圧波形の実効値が直接電圧消去後の状態を決定するのではなく、電圧消去後の表示は、直前に印加された電圧パルスの印加時間および振幅値に依存する。従って、コレステリック液晶ディスプレイは、これまでのSTN素子を用いた液晶ディスプレイなどのように、常時電圧を印加して表示を保持する必要もなく、さらに高精細化に伴う走査電極数の増加によって駆動電圧が増加することもない。

【0014】

上述したように、コレステリック液晶の配向状態の一例としてプレナーとフォーカルコニックとがある。図12(a)に示すように、プレナーでは、多数の棒状分子による多くのドメイン(図において鼓型で示す)が生じ、ドメインごとに僅かずつらせん軸方向が異なり、平均的ならせん軸方向がほぼ基板面に垂直な方向を向いている。このとき、入射した外光の特定波長を反射することが知られて

いる。この波長を選択反射波長と呼ぶ。選択反射波長は、完全プレナーでは基板面に対するヘリカル軸の方向がほぼ揃っていることによりヘリカルピッチと液晶の平均的屈折率の積によって求められるが、プレナーではヘリカル軸の方向に分布があるため実際にはこの波長より短波長側にずれる傾向がある。

【 0 0 1 5 】

図 1 2 (b) に示すフォーカルコニックでは、ドメインごとのらせん軸方向がランダム分布し、基板に垂直方向での液晶ドメインの平均的な屈折率が異なることにより散乱現象が生ずることが多い。このとき、外光が入射する側とは反対側の基板に吸収層を設けることによって吸収層の色の表示が得られる。

【 0 0 1 6 】

具体的な印加電圧と光学特性の関係を説明する。印加電圧と電圧消去後の光学特性を調べるために、選択反射を呈している誘電率異方性が正のコレステリック液晶を含むコレステリック液晶素子に電圧パルス印加して表示状態を確認することを繰り返す。以下、特に指定がない限りコレステリック液晶として誘電率異方性が正のコレステリック液晶を使用する。

【 0 0 1 7 】

電圧パルス印加前の液晶素子の状態を常に選択反射を呈する状態にするようにして電圧パルスの印加時間を固定して電圧振幅を増加させていくと、電圧振幅が小さいうちは、電圧遮断後、初期のプレナーが変化せず反射率は変化しない。電圧振幅をさらに増加させていくと、電圧遮断後、選択反射状態の液晶素子は微散乱状態となり吸収層によって吸収層の色の表示（吸収層が黒の場合には黒表示）が得られる。このときの配向状態は、フォーカルコニックである。さらに電圧を増加させると、電圧遮断後の状態として、初期状態と同様の入射した外光の特定の波長の光を反射する選択反射を呈するプレナーが得られる。

【 0 0 1 8 】

また、同様にして微散乱状態を呈しているフォーカルコニックのコレステリック液晶素子（裏面に黒の吸収層が設けてある場合には黒表示）に電圧パルス印加して液晶素子の表示状態を確認することを繰り返す。電圧パルス印加前の液晶素子の状態を常に初期のフォーカルコニックにするようにして電圧パルスの印加

時間を固定して電圧振幅を増加させていくと、電圧振幅が小さいうちは、電圧遮断後、初期のフォーカルコニックは変化せず反射率もほとんど変化しない。電圧振幅をさらに増加させていくと、電圧遮断後の状態として、微散乱と選択反射とが混合した弱い選択反射状態が得られる。さらに電圧を増加させると、電圧遮断後の状態として、選択反射を呈するプレナーとなる。

【 0 0 1 9 】

すなわち、選択反射を呈するプレナーのコレステリック液晶に対して所定振幅以上の電圧を印加し、電圧を遮断するとプレナーはフォーカルコニックに変化し、フォーカルコニックのコレステリック液晶にさらに振幅の大きな電圧を印加すると、電圧遮断後の状態はプレナーとなる。高電圧が印加されてプレナーとなる場合には、初期状態がプレナー、フォーカルコニックいずれの場合も、電圧印加時に液晶分子の長軸方向が電圧印加方向に揃うホメオトロピックを経由する。ホメオトロピックにあるコレステリック液晶が電圧遮断後にプレナーに再配列する間には、幾つかの液晶配列を経由するため、液晶の粘性によっては数 1 0 0 m 秒 (m s e c) から数秒の時間が必要になることがある。

【 0 0 2 0 】

コレステリック液晶では、印加電圧を消去しても状態が変化しない安定状態であるプレナーとフォーカルコニックが存在するので、その性質を利用して、例えば明状態であるプレナーと暗状態（吸収層が黒の場合）であるフォーカルコニックの 2 状態を利用してメモリ型の液晶表示装置を実現することができる。なお、プレナーとフォーカルコニックの間には、米国特許 4 0 9 7 1 2 7 号に開示されているように、両者のドメインの割合に応じた安定的な中間状態も存在することが確認されているので、先に述べたように、電圧印加条件によって中間調表示を行うことも可能である。

【 0 0 2 1 】

次に、コレステリック液晶を用いた液晶表示装置におけるマトリクス表示について説明する。フォーカルコニックに遷移させるための電圧を V_F とし、プレナーに遷移させるための下限電圧を V_P とし、電圧を印加しても表示状態が変わらない上限電圧を V_S とする。線順次駆動を実施した場合、行電極に電圧振幅 V_r

の電圧パルスが入力され、それに同期して列電極には電圧振幅が V_c の電圧パルス（選択パルス）が入力される。各行電極に対して 1 度ずつ選択パルスが入力されることによって、1 つの表示シーケンスを終了する。

【 0 0 2 2 】

表示シーケンスにおいて、オン表示が選択された場合には表示画素に $V_r + V_c$ の電圧振幅が 1 度だけ入力され、オン表示の非選択期間では電圧 V_c が印加される。また、オフ表示が選択された場合には表示画素に $V_r - V_c$ の電圧振幅が 1 度だけ入力され、オフ表示の非選択期間では電圧 V_c が印加される。オン時にはプレナーが選択され、オフ時にはフォーカルコニックが選択されたとすると、それぞれの条件は以下の通りである。

【 0 0 2 3 】

$$V_r + V_c > V_P, \quad V_r - V_c = V_F$$

【 0 0 2 4 】

さらに、書き込まれた状態が変化しないように、 $V_c < V_s$ でなければならない。以上のように印加電圧の制御を行えばマトリクス表示が可能になる。

【 0 0 2 5 】

【発明が解決しようとする課題】

コレステリック液晶表示装置では走査電極数が増加しても表示データが書き込まれた状態での表示品位は悪化しないものの、走査電極数が増加するに従って、表示データを書き込む際の表示の見映えが悪くなる。すなわち、表示状態を書き込んでいくときに各走査電極に一定の印加時間で選択パルスを入力とすると、走査電極数が増加するに従って、表示画面上を走査線が流れていくのが肉眼で見えるようになってしまう。従って、走査電極数の増加に伴って選択パルスの印加時間を短くして表示シーケンスを短くする必要がある。

【 0 0 2 6 】

しかし、選択パルスの印加時間を短くしていくと、オフ表示（フォーカルコニック）からオン表示（プレナー）への書き込みは印加電圧振幅を調整することで良好に維持できるのに対して、オン（プレナー）からオフ（フォーカルコニック）に書きこむ場合には、フォーカルコニックにおいて十分な微散乱状態が得られ

ず一部の選択反射の液晶配列が残留することがあり、書きこまれたオフ表示が十分暗くならない（裏面に黒の吸収層がある場合）。すなわち、コントラストの低い画面になってしまう。また、前表示がオン表示（プレナー）であり次にオフ表示（フォーカルコニック）に書き込まれた部分と、前表示がオフ表示であり複数回連続してオフ表示が書きこまれた部分には明暗差が生じ表示むらとなることもあった。

【 0 0 2 7 】

その原因は、選択パルスの印加時間を短くしていくと、1度のオフ表示の書き込みでは完全な微散乱状態のフォーカルコニックに遷移させることができないことにある。さらに、書き込まれたオフ表示の光学特性すなわちフォーカルコニックの微散乱の度合いまたは選択反射を呈する液晶配列が残留している程度が、それ以前の状態に依存して変化することにある。その結果、以前に書き込んだ画像が残像として見えてしまうこともある。従って、良好な表示品位と両立させつつ、選択パルスの印加時間を短くすること、すなわち走査電極数を増加させることは困難である。

【 0 0 2 8 】

以上に説明したように、コレステリック液晶表示装置を用いれば、常時電圧を印加して表示を保持する必要もなく、さらに高精細化に伴う走査電極数の増加によって駆動電圧が増加することもないのであるが、走査電極数を増加して表示容量を大きくしようとするともコントラストが低下したり、表示むらが生じてしまうという課題がある。逆にいえば、高精細化した場合に、コントラストの低下や表示むらおよび残像を防止するには書込時間を長時間化する必要があるが、そのようにしたのでは、表示画面上を走査線が流れていくのが肉眼で見えるようになってしまう。

【 0 0 2 9 】

残像による表示品位の低下を防ぐ手段として、米国特許 3 9 3 6 8 1 5 号には、メモリ性コレステリック液晶のマトリクス表示装置において、マトリクス表示を構成する全画素電極に同時に、コレステリック液晶をホメオトロピックにするしきい電界以上の電圧を印加して前表示内容を消去する手法が開示されている。

【 0 0 3 0 】

また、SID92, DIGEST, p759-p761およびFig. 6では、メモリ性コレステリック液晶にパルス状の電圧を印加した際の液晶配向の変化を、電圧印加前の状態をプレナーにリセットする場合とフォーカルコニックにリセットする場合とが検討されている。

【 0 0 3 1 】

さらに、メモリ性コレステリック液晶をフォーカルコニックにリセットする方法として、米国特許5933203号には、ホメオトロピックにする大きい振幅の電圧パルスに引き続いてそれより振幅が小さい電圧パルスを連続して印加する手法が開示されている。

【 0 0 3 2 】

また、特開平11-326871号公報には、ホメオトロピックにする電圧パルスの後にプレナーにする電圧を加えてプレナーにさせた後、さらにフォーカルコニックにする電圧パルスを印加してフォーカルコニックにリセットする手法が開示されている。

【 0 0 3 3 】

しかし、ネマチック液晶にカイラル剤等の光学活性物質を添加しただけの通常のコレステリック液晶を使用する場合には、米国特許5933203号に開示されている方法では、ホメオトロピックにする電圧パルスに引き続くそれより小さい電圧パルスの時間幅を比較的長くしないとフォーカルコニックにすることができない。そのため、リセットに要する時間が長くなるという問題がある。また、特開平11-326871号公報に開示されている方法では、転移速度が遅いホメオトロピックからプレナーへの相転移を経るためリセットに要する時間がさらに長くなり、また、プレナーで全画素が一時反射表示状態となるためリセット時にちらつきが発生するといった問題がある。

【 0 0 3 4 】

さらに、1回の短い電圧パルスの印加のみで選択反射の残留が全くなく、裏面に吸収層を設けた場合に最も低い反射率を呈するフォーカルコニックを得ることは非常に難しい。

【 0 0 3 5 】

そこで、本発明は、コレステリック液晶表示装置において、残像を生じさせたりコントラストが低下することを防止でき、表示を高精細化した場合にも表示品位を高くすることができ、さらに、一連の画像を更新するシーケンスに要する時間をより短縮することができる駆動方法および駆動装置を提供することを目的とする。

【 0 0 3 6 】

【課題を解決するための手段】

本発明によるコレステリック液晶を用いた液晶表示装置の駆動方法は、表示データに対応した電圧条件にもとづいて各画素に電圧を印加する前に、コレステリック液晶の配向が電圧印加方向に垂直になるように電圧を印加する第1の段階と、コレステリック液晶をホモジニアスまたはホモジニアスとプレナーの中間状態に移行させるための電圧を印加する第2の段階と、コレステリック液晶のホモジニアスまたはホモジニアスとプレナーの中間状態からフォーカルコニックまたはフォーカルコニックとプレナーの中間の状態への移行を促進するための電圧を印加する第3の段階とを含み、第1の段階の後に第2の段階および第3の段階を繰り返すことを特徴とする。

【 0 0 3 7 】

第2の段階で印加される電圧値は例えば0 Vである。また、第2の段階および第3の段階の繰り返し回数が2回以上10回以下であることが好ましい。

【 0 0 3 8 】

メモリ性コレステリック液晶を用いた液晶表示装置の駆動方法は、第1の段階の印加電圧波形がV1の電圧振幅を持ったパルス電圧によって構成され、第3の段階の印加電圧波形がV3の電圧振幅を持ったパルス電圧によって構成され、それぞれの段階の印加時間を τ_1 、 τ_3 とすると、V1はV3より大きく、かつ、 τ_3 が τ_1 より小さくなるような駆動方法であってもよい。

【 0 0 3 9 】

また、V1とV3が等しく、かつ、 τ_3 が τ_1 より小さくなるような駆動方法であってもよい。

【 0 0 4 0 】

また、第 1 の段階から第 3 の段階が終了した後に各表示画素の表示データにもとづく電圧波形を印加するために線順次動作を行う際に、オン表示にはプレナーが書き込まれ、オフ表示にはフォーカルコニックが書き込まれるように印加電圧条件を定める場合、中間調表示にパルス幅変調方式を用いる駆動方法であってもよい。

【 0 0 4 1 】

本発明によるコレステリック液晶を用いた液晶表示装置の駆動装置は、第 1 の段階の期間を設定する第 1 の期間設定手段と、第 1 の段階に続く第 2 の期間を設定する第 2 の期間設定手段と、第 2 の段階に続く第 3 の期間を設定する第 3 の期間設定手段と、第 1 の期間で配向が電圧印加方向に垂直になるようにコレステリック液晶に電圧を印加し、第 2 の期間でコレステリック液晶をホモジニアスまたはホモジニアスとプレナーの中間状態に移行させるための電圧を印加し、第 3 の期間でコレステリック液晶のホモジニアスまたはホモジニアスとプレナーの中間状態からフォーカルコニックまたはフォーカルコニックとプレナーの中間の状態への移行を促進するための電圧を印加する電圧印加手段と、第 1 の期間設定手段を動作させた後に第 2 の期間設定手段と第 3 の期間設定手段とを繰り返し動作させる回数制御手段とを備えたことを特徴とする。

【 0 0 4 2 】

【発明の実施の形態】

以下、本発明の実施の形態を図面を参照して説明する。液晶光学素子是一对の電極付き基板の間に液晶組成物を挟持して製造される。電極上にはポリイミドなどの有機薄膜またはシリカなどの無機薄膜を形成しても形成しなくてもよいが、TN 液晶光学素子や STN 液晶光学素子で一般に実施されている電極上に形成したポリイミド等の有機薄膜を布等で一方向に擦る（ラビングと呼ぶ。）と、配向膜の種類によってはコレステリック液晶のフォーカルコニックの安定性が失われてしまうことがある。よって、メモリ性を生かした低消費電力の液晶光学素子を得るためには、TN 液晶光学素子や STN 液晶光学素子で使用する有機薄膜を電極上に設ける場合には、通常、ラビングを行わないか、または、電極と組成物

が直接接するようにするのが好ましい。

【 0 0 4 3 】

電極間の距離はスペーサ等で保持することができ、間隔は $2 \sim 15 \mu\text{m}$ が好ましく、さらには $3 \sim 6 \mu\text{m}$ が好ましい。電極間隔が小さすぎるとコントラストが低下し、大きすぎると駆動電圧が上昇する。図 1 に、本発明の液晶光学素子の一例の模式的断面図を示す。

【 0 0 4 4 】

図 1 には、ガラス基板 1 A、1 B、電極 2 A、2 B、高分子薄膜 3 A、3 B、液晶組成物 4、光吸収体 5 が備えられた液晶光学素子 1 0 が示されている。液晶光学素子 1 0 は、電圧非印加で選択反射状態と微散乱状態を呈する素子である。

【 0 0 4 5 】

表示形態（電極の形成パターン）はセグメント表示などの非フルドット表示でもよいし、行電極と列電極の組み合わせによるドットマトリクス表示でもよい。

【 0 0 4 6 】

電極を支持する基板は、ガラス基板でも樹脂基板でもよく、また、ガラス基板と樹脂基板の組み合わせでもよい。反射表示素子として用いる場合には、どちらか一方の基板の内面または外面に光吸収体を設置するか、または、基板として光吸収機能を持ったものを用いてもよい。

【 0 0 4 7 】

電極面内に微量のスペーサを散布し、対向させた基板の四辺を注入孔を除いてエポキシ樹脂等のシール材で封止し、真空注入によって液晶組成物をセルに満たし、液晶光学素子 1 0 を得ることができる。

【 0 0 4 8 】

選択パルスの印加時間を短くすることによって生じる問題のうち残像に関する問題は、書き込まれたオフ状態の光学特性すなわちフォーカルコニック時の液晶配向状態が僅かに残留する選択反射液晶配列の程度が、それ以前の状態に依存して変化することによって生ずるので、表示データ書き込み以前の表示状態を書き込み前に消去して残像を解消することは先に示したように公知である。このとき、通常、コレステリック液晶に高い電圧を印加してホメオトロピックにすること

が行われる。また、マトリクス表示を行うコレステリック液晶表示素子の場合には、全表示電極に同時に高い電圧を印加して表示部全体をホメオトロピックにすることは、既に開示されている。

【 0 0 4 9 】

すなわち、所望の表示データを書き込む前に全ての画素の以前の状態を消去しておけば、新たな表示データが表示品質の良い状態を呈するように書き込まれる。

【 0 0 5 0 】

また、以前の表示を消去した後のコレステリック液晶の状態としては、選択反射を示すプレナーと反射を示さないフォーカルコニックのいずれを選んでもよいが、消去時のホメオトロピックは反射を示さないことにより、消去後同様に反射を示さないフォーカルコニックとした方が、特に背景を非反射とするネガ表示の場合、自然な見栄えになる。

【 0 0 5 1 】

そこで、まず、印加電圧と電圧消去後の光学特性を調べるために、液晶パネルに電圧パルスを印加し、次いで消去して表示状態を確認する実験を繰り返した。電圧処理を行う前の状態としてプレナーとフォーカルコニックとのそれぞれを用いた。図2は、実験結果の概略を示す説明図である。図2には、13.2 msecの電圧パルスを印加し電圧消去してから10秒後の反射率を測定した場合の電圧振幅と反射率との関係の一例が示されている。図2において、菱形(◇)は初期状態がプレナーであった場合を示し、四角形(□)は初期状態がフォーカルコニックであった場合を示す。図3および図4は、電圧パルスの幅をより短くした場合の実験結果を示す。

【 0 0 5 2 】

実験結果から、反射率が高い安定状態であるプレナーにするには、その前の状態によらず、35V以上の振幅をもつ電圧を印加することによって実現できることがわかる。換言すれば、電圧印加時に十分に垂直配向するようなパルス電圧処理を行えば、電圧を消去することによってプレナーに変化させられることを意味している。また、反射率が低い安定状態であるフォーカルコニックは、23Vの振

幅をもつ電圧を印加する処理によって得ることができる。

【0053】

つまり、実験に用いたコレステリック液晶では、初期状態がいずれの状態であっても、コレステリック液晶1に35V以上の振幅をもつ電圧を13.2msec印加すればコレステリック液晶1をプレナーにすることができる。また、反射率が低い安定状態であるフォーカルコニックは、23Vの振幅をもつ電圧を印加する処理によって得ることができる。

【0054】

ホメオトロピック後にフォーカルコニックにする手法について、上述したようにこれまでに幾つかの開示がある。しかし、より高速の表示書き換えのために、初期化過程（リセット）をできるだけ短時間で行うことを考えると、従来技術には困難がある。

【0055】

そこで、コレステリック液晶がオン状態（プレナー）にあるときに、オフ状態にするための電圧を複数回印加して、十分にフォーカルコニックが書き込まれるまでの回数を確認した。その際、オフ状態にするための1回の印加時間を色々に変えた。各印加電圧値を用いたときに、1回の電圧印加から次の印加までに、0.5msecの間、印加電圧を0Vとした。また、それぞれの印加時間を用いたときに、印加電圧をフォーカルコニックが書き込まれる最適電圧とした。ここで、印加電圧が0Vである0.5msecの期間は、コレステリック液晶をホモジニアスまたはホモジニアスとプレナーの中間状態に移行させるための期間に相当する。

【0056】

図5は、そのような実験の結果を示す説明図である。印加時間1msecでは、約5回の電圧印加で、コレステリック液晶を、ほぼ完全なフォーカルコニックにすることができる。ところが、1回のみ電圧印加で同様な状態を実現するには、10msecの印加時間が必要になる。以上のように、1回の電圧印加でフォーカルコニックを実現するよりも、短い印加時間で電圧を何度も印加する方がフォーカルコニックを実現するための合計の時間を小さくすることができること

がわかる。

【 0 0 5 7 】

すなわち、表示データを書き込むための準備期間では、コレステリック液晶に対して一旦ホメオトロピックにする電圧を印加してそれ以前の表示状態をリセットした後、電圧を印加しない状態すなわち電位差 0 の期間を設け、さらに、コレステリック液晶をフォーカルコニックとプレナーの中間状態にするような電圧パルスで短い印加時間で断続的に印加することによって、コレステリック液晶を選択反射の残留がほとんどないフォーカルコニック、またはフォーカルコニックとプレナーの中間状態とし、その状態で表示データに対応する電圧書き込みを行うのがよい。そのような方式によれば、一連の画像を更新するシーケンスに要する時間をさらに短縮することができる。また、電位差 0 の期間で、コレステリック液晶はホモジニアスまたはホモジニアスとプレナーの中間状態に移行するので、効率的にリセット時間の短縮を図ることができる。さらには、初期状態がフォーカルコニックまたはフォーカルコニックとプレナーの中間状態に設定されることから、プレナーで全面素が一時反射表示状態となるためにリセット時にちらつきが発生するということもない。

【 0 0 5 8 】

また、図 2 ～ 図 4 に示すように、印加時間を短くするとフォーカルコニックが書き込まれる最適電圧は上昇していく。従って、垂直配向にするための印加電圧を V_1 、印加時間 τ_1 とし、フォーカルコニックまたはフォーカルコニックとプレナーとの中間の状態を書き込むための 1 回あたりの印加電圧を V_3 、印加時間を τ_3 としたときに、 V_3 および τ_3 を適切に選択すれば、 $\tau_1 > \tau_3$ という条件下で、 V_1 と V_3 を共通化することができる。

【 0 0 5 9 】

次に、コレステリック液晶を用いた液晶パネルを駆動する駆動回路の具体的な実施の形態を説明する。単純マトリックス型 STN 液晶表示素子の基本的な駆動方式である線順次選択法（例えば、APT : Alto Pleshko Technique やそれを改良した IAPT : Improved APT）を実現する駆動回路（ドライバ）が広く用いられている。IAPT 駆動ドライバは、行ドライバおよび列ドライバとも出力電圧

レベルとして4レベルを備えている。

【0060】

図6および図7は、IAPT駆動ドライバの機能を説明するための説明図である。図6に示すように、列ドライバと行ドライバはそれぞれ4レベルの液晶駆動電圧を必要とするが、システム全体では6レベルの電圧が必要になる。ここで、 V_r は選択時に行電極に印加される電圧であり、 V_c は列電極に印加されるオン電圧とオフ電圧の差の1/2である。

【0061】

図7に示すように、出力電圧はレベル信号である極性反転信号(M信号)と非表示指示信号(/DOFF信号)に応じて、行ドライバおよび列ドライバでそれぞれ決定される。ただし、/DOFF信号がローレベルである場合には行ドライバおよび列ドライバの全出力は、他の入力信号に関わらずV0レベルを出力する。

【0062】

図8は、液晶駆動装置の第1の実施の形態を示すブロック図である。図8に示す液晶駆動装置において、制御装置11から制御信号としてFR信号(フレーム信号)、LP信号(ラッチパルス:行切替信号)、M信号(交流化信号:出力反転信号)および/DOFF1信号(非表示指示信号)が行ドライバ12に入力される。列ドライバ13には、制御装置11から制御信号としてLP信号、CP信号(クロックパルス)、M信号および/DOFF2信号と表示データ(DATA)とが入力される。/DOFF1信号は制御装置11が作成し列ドライバ13に供給される/DOFF信号であり、/DOFF2信号は制御装置11が作成し行ドライバ12に供給される/DOFF信号である。また、行ドライバ12および列ドライバ13には、液晶電源装置14から必要な電圧が供給される。

【0063】

行ドライバ12は、FR信号がハイレベルになると先頭行を選択する。LP信号は選択行を1行ずつシフトすることを示す信号に相当する。M信号は、交流化のための信号である。CP信号は、コントローラ11から表示データを列ドライバ13に転送するためのクロックとして用いられる。/DOFF信号がローレベ

ルになると、行ドライバ 1 2 および列ドライバ 1 3 は、コレステリック液晶パネル 1 0 に印加する電圧レベルをそれぞれ所定のレベル（消去時のレベル V 0 ）にする。／D O F F 信号がハイレベルになっているときは通常書き込みの状態である。

【 0 0 6 4 】

図 9 は、制御装置 1 1 の構成例を示すブロック図である。図 9 に示す制御装置 1 1 において、発振器 2 1 は、所定周波数のクロック信号（C L K）を発生する。基準カウンタ 2 2 は、C L K を入力してカウントする。ラインカウンタ 2 3 は、基準カウンタ 2 2 のカウント値が所定値になると、その値を + 1 する。比較器 2 4 は、基準カウンタ 2 2 のカウント値（D O T）、ラインカウンタ 2 3 のカウント値（L I N E）および設定レジスタ 2 5 の設定値（N 1 ～N 5）を入力し、C P 信号、M 信号、L P 信号、／D O F F 1 信号、／D O F F 2 信号および S E L 信号を作成する。S E L 信号はセクタ 2 7 に出力される。

【 0 0 6 5 】

メモリ 2 6 には、M P U 2 0 からの表示データが格納されている。セクタ 2 7 は、S E L 信号に応じて、メモリ 2 6 内のデータ、“ 1 ” 固定信号および“ 0 ” 固定信号のうちのいずれかを選択し、選択したデータを D A T A 信号としてコレステリック液晶パネル 1 0 に出力する。

【 0 0 6 6 】

設定レジスタ 2 5 には、M P U 2 0 から電圧印加時間の設定のための設定値が書き込まれる。各時間は、発振器 2 1 から出力されるクロック数で換算された値である。ここでは、垂直配向のための高電圧印加時間（第 1 の段階の期間）を N 1、無印加部の時間（第 2 の段階の期間）を N 2、フォーカルコニックへの遷移のための電圧印加時間（第 3 の段階の期間）を N 3、N 2 と N 3 との繰り返し回数を N 4、線順次駆動における 1 選択時間を N 5 とする。

【 0 0 6 7 】

コレステリック液晶表示素子は一度データが書き込まれると、その表示状態を保持するのでフレーム周期毎に書き込みを行う必要はないが、データの書き換えを必要とするタイミングを外部から通知する必要がある。そのために、M P U か

ら設定レジスタ 2 5 に表示書き換えの指示がなされる。設定レジスタ 2 5 に表示書き換え指示が設定されると、比較器 2 4 に S T A R T 信号が出力される。

【 0 0 6 8 】

なお、この実施の形態では、垂直配向のための高電圧印加期間を設定するための第 1 の期間設定手段、無印加部の時間を設定するための第 2 の期間設定手段およびフォーカルコニックへの遷移のための電圧印加時間を設定するための第 3 の期間設定手段は、ともに、基準カウンタ 2 2、ラインカウンタ 2 3、設定レジスタ 2 5 および比較器 2 4 で実現される。第 1 ～第 3 の段階において所定電圧を印加する電圧印加手段は、メモリ 2 6、セクタ 2 7 および比較器 2 4 で実現される。また、第 2 の段階と第 3 の段階とを繰り返す回数制御手段は、設定レジスタ 2 5 および比較器 2 4 で実現される。

【 0 0 6 9 】

次に、動作について図 1 0 のタイミング図を参照して説明する。ここでは、 $N_4 = 2$ とし、コレステリック液晶を垂直配向にするために必要な液晶印加電圧および線順次駆動におけるオン電圧を $V_r + V_c$ 、コレステリック液晶をフォーカルコニックとプレナーの中間状態に移行させるために必要な液晶印加電圧および線順次駆動におけるオフ電圧を $V_r - V_c$ とする。

【 0 0 7 0 】

制御装置 1 1 は、M P U 2 0 から表示開始が指示されるまで初期状態とする。すなわち、C P 信号をローレベルに、L P 信号をローレベルに、M 信号をハイレベルに、D A T A をハイレベルに、 \neg D O F F 1 信号および \neg D O F F 2 信号をローレベルに維持する。 \neg D O F F 1 信号と \neg D O F F 2 信号とがともにローレベルであるので、すべての行電極および列電極が電位 V_0 である液晶無印加状態となる。また、基準カウンタ 2 2 およびラインカウンタ 2 3 はともに 0 を保持する。

【 0 0 7 1 】

M P U 2 0 から表示開始が指示されると、設定レジスタ 2 5 において S T A R T フラグがセットされ、S T A R T 信号がハイレベルになる。S T A R T 信号がハイレベルになると、比較器 2 4 は、基準カウンタ 2 2 を動作状態にする。基準カ

ウンタ 2 2 は、発振器 2 1 からクロック (CLK) に応じてカウント値を 1 ずつ増やす。ラインカウンタ 2 3 の値が 0 の場合には、基準カウンタ 2 2 は、その値が N 5 と一致するまでカウントアップする。比較器 2 4 は、基準カウンタ 2 2 のカウント値が偶数の場合に CP 信号をハイレベルにし、奇数の場合にはローレベルにして、表示素子のドット数に適合したパルス数分だけ CP 信号を出力する。この間、DATA はハイレベルであるから、列ドライバ 1 3 の内部レジスタの値は、全てハイレベルになる。

【 0 0 7 2 】

基準カウンタ 2 2 のカウント値が N 5 と一致すると、比較器 2 4 は、CNT 信号を 1 クロック期間ハイレベルにする。この CNT 信号に応じて、基準カウンタ 2 2 は値を 0 に戻し、ラインカウンタ 2 3 は値を + 1 する。また、このとき、LP 信号を 1 クロック期間ハイレベルにする。よって、列ドライバ 1 3 の内部レジスタの値が列ドライバ 1 3 の出力に反映される。

【 0 0 7 3 】

ラインカウンタ 2 3 の値が 1 になると、比較器 2 4 は、/DOFF 2 信号をハイレベルにする。図 7 に示す関係から、全ての列電極の電圧レベルが V 5 ($V_r + V_c$) となる。また、全ての行電極の電圧レベルは V 0 であるから、全ての画素に対する液晶印加電圧は $V_r + V_c$ となる。すなわち、垂直配向に必要な液晶電圧が全面に印加される。

【 0 0 7 4 】

また、比較器 2 4 は、DATA をローレベルに固定するような SEL 信号を出力する。セクタ 2 7 は、そのような SEL 信号に応じて " 0 " を選択する。そして、比較器 2 4 は、CP 信号を順次出力して、列ドライバ 1 3 の内部レジスタの値を全てローレベルにする。基準カウンタ 2 2 は、カウント値が N 1 と一致するまでカウントアップし、カウント値が N 1 と一致するとカウント値を 0 に戻す。このとき、ラインカウンタ 2 3 の値が + 1 されて 2 になる。

【 0 0 7 5 】

ラインカウンタ 2 3 の値が $2n$ ($1 \leq n \leq N4$) になると、比較器 2 4 は、/DOFF 2 信号をローレベルにして、列ドライバ 1 3 の出力電位をすべて V 0 に

する。よって、液晶印加電圧は0 Vとなる。基準カウンタ22は、カウント値がN2と一致するまでカウントアップする。そして、カウント値がN2と一致すると、基準カウンタ22のカウント値を0に戻し、ラインカウンタ23の値を+1する。ラインカウンタ23の値が2から3に変化する場合に、比較器24は、LP信号を1クロック期間ハイレベルにする。その結果、列ドライバ13の内部レジスタの値が列ドライバ13の出力に反映される。

【0076】

ラインカウンタ23の値が $2n+1$ ($1 \leq n \leq N4$) のときには、比較器24は、/DOFF2信号をハイレベルにする。このとき、M信号はハイレベルであり、列ドライバ13にラッチされているDATAはローレベルであるから、図7に示す関係にもとづいて全ての列電極に対する印加電圧はV3となり、全ての画素に対する液晶印加電圧はV3 ($V_r - V_c$) となる。よって、フォーカルコニックに必要な液晶印加電圧が全面に印加される。基準カウンタ22は、カウント値がN3と一致するまでカウントアップし、カウント値がN3と一致すると基準カウンタ22のカウント値が0に戻り、ラインカウンタ23の値が+1される。

【0077】

ラインカウンタ23の値が $2n+1$ の場合に、その値が($2 \times N4 + 1$)であるときには、比較器24は、DATAとしてメモリ26からの表示データを選択するようなSEL信号を出力する。セレクタ27は、そのようなSEL信号に応じてメモリ26からの表示データを選択する状態になる。そして、比較器24は、CP信号を順次出力して、列ドライバ13の内部レジスタに表示データを入れる。

【0078】

基準カウンタ22は、カウント値がN3と一致するまでカウントアップし、カウント値がN3と一致すると基準カウンタ22のカウント値が0に戻り、ラインカウンタ23の値が+1される。この例では、この段階のラインカウンタ23の値は6である。比較器24は、LP信号を1クロック期間ハイレベルにして、列ドライバ13の内部レジスタの値を列ドライバ13の出力に反映させる。また、LP信号のパルスを含むようにFR信号を一定期間ハイレベルにし、行ドライバ12に先頭行からの走査を指示する。

【0079】

ラインカウンタの値が $(2 \times N4 + 1)$ を越えている場合には、比較器24は、 $\neg DOFF1$ 信号および $\neg DOFF2$ 信号をハイレベルに固定する。よって、列ドライバ12および行ドライバ13の出力として線順次駆動に必要な電圧が出力される。図10では、この期間がアドレッシング部として示されている。

【0080】

比較器24は、アドレッシング部において、基準カウンタ22のカウント値が $(N5 / 2)$ より小さい場合はM信号をローレベルにし、 $(N5 / 2)$ 以上であればハイレベルにして、線順次駆動時の液晶印加電圧を交流化させる。また、次の選択行のためにDATAとしてメモリ26の表示データを出力する。DATAは、CP信号によって列ドライバ13の内部レジスタに取り込まれる。基準カウンタ22はカウント値がN5と一致するまでカウントアップし、N5と一致すると基準カウンタ22のカウント値が0に戻され、ラインカウンタ23の値が+1される。比較器24は、ラインカウンタ23の値が+1される毎に、LP信号をパルス出力して、行ドライバ12に対して次の行の走査を指示するとともに、列ドライバ13に対して次の表示データの出力を指示する。

【0081】

ラインカウンタ23の値が $(2 \times N4 + 1 + \text{表示行数})$ になると、比較器24は、CP信号およびLP信号をローレベルにし、SEL信号でセクタ26に対して「1」のDATAを出力するように指示し、M信号をハイレベルに固定するそして、基準カウンタ22のカウント値がN5と一致したら、CLR信号を1クロック期間ハイレベルにして、基準カウンタ22およびラインカウンタ23を0クリアする。また、 $\neg DOFF1$ 信号および $\neg DOFF2$ 信号をローレベルにして液晶印加電圧を0Vにし、STARTフラグをクリアして初期状態に戻る。

【0082】

以上に説明したように、第1の実施の形態では、従前の液晶駆動装置が取り扱うことができるM信号と $\neg DOFF$ 信号とを利用することによって、第1の段階～第3の段階、すなわち、リセット部、無印加部およびフォーカルコニック促進部（フォーカルコニックへの遷移を促進する状態）を作成する。従って、単純マ

トリックス型STN液晶表示素子を駆動するためのIAPT駆動ドライバを用いて、本発明による電圧印加処理による初期化を実現できる駆動装置を実現することができる。

【0083】

そして、無印加部およびフォーカルコニック促進部を複数回（N4回）繰り返す。従って、1パルスでフォーカルコニックを実現する場合に比べて短時間で、コレステリック液晶パネル10を十分なフォーカルコニックに初期化することができる。なお、ここでは、 $N4 = 2$ としたが、図9に示す構成で、N4の値を任意の値にして初期化を行うことができる。

【0084】

第1の実施の形態では、コレステリック液晶を垂直配向にするための液晶印加電圧を $V_r + V_c$ 、コレステリック液晶をフォーカルコニックへの移行を促進させるための液晶印加電圧を $V_r - V_c$ としたが、それらを同一の電圧にすることもできる。そのような電圧を用いる第2の実施の形態を図11のタイミング図を参照して説明する。なお、制御回路11の構成は図9に示された構成と同じでよい。

【0085】

第2の実施の形態では、ラインカウンタ23の値が1になると、比較器24は、 $\neg DOFF2$ 信号をハイレベルし、比較器24は、DATAをローレベルに固定するようなSEL信号を出力するのであるが、比較器24は、CP信号を出力しない。よって、列ドライバ13の内部レジスタの値はハイレベルのままである。基準カウンタ22は、カウント値がN1と一致するまでカウントアップし、カウント値がN1と一致するとカウント値を0に戻す。このとき、ラインカウンタ23の値が+1されて2になる。

【0086】

第2の実施の形態では、ラインカウンタ23の値が $2n + 1$ （ $1 \leq n \leq N4$ ）のときには、比較器24は、 $\neg DOFF2$ 信号をハイレベルにするのであるが、このとき、M信号はハイレベルであり、列ドライバ13にラッチされているDATAは全てハイレベルであるから、図7に示す関係にもとづいて列ドライバ13

の出力電位は全てV5となり、液晶印加電圧はV5 ($V_r + V_c$) となる。

【0087】

その他の段階での動作は第1の実施の形態の動作と同じである。第2の実施の形態では、第1の段階および第3の段階で同じ電圧がコレステリック液晶パネル10に印加される。すなわち、コレステリック液晶を垂直配向にするための印加電圧値とフォーカルコニックにするための印加電圧値を共通化することができる。

【0088】

以下、具体的な実施例を説明する。

【0089】

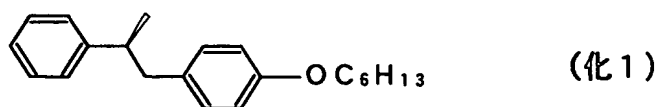
【例1】液晶パネルを以下のように作製した。すなわち、ストライプ状に形成された透明電極を持つガラス基板の液晶層と接する面にスピナーコーティングによってポリイミド薄膜を形成し、その後、上下基板面に直径4 μ mの樹脂性のスパーサーを散布し、注入孔を除く四辺に幅約0.4 mmで印刷したエポキシ樹脂を介してストライプ状電極が交差するように、ガラス基板を、注入孔を除く四辺に幅約0.4 mmのエポキシ樹脂を重ね合わせた（空きセルと呼ぶ。）。

【0090】

$T_c = 87^\circ \text{C}$ 、 $\Delta n = 0.231$ 、 $\Delta \epsilon = 16.5$ 、粘度 $\eta = 32 \text{ mPa} \cdot \text{s}$ 、比抵抗 $2 \times 10^{11} \Omega \cdot \text{cm}$ のネマチック液晶84.7部に、(化1)に示すカイラル剤5.1部、(化2)に示すカイラル剤5.1部、(化3)に示すカイラル剤5.1部を溶解混合し、ヘリカルピッチ約0.34 μ mのカイラルネマチック液晶（液晶Aと呼ぶ。）を調整した。

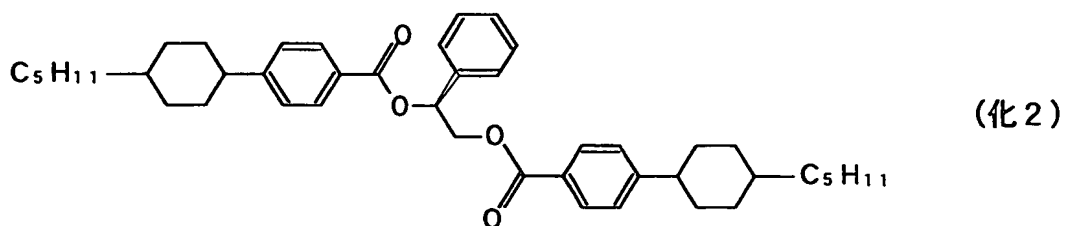
【0091】

【化1】



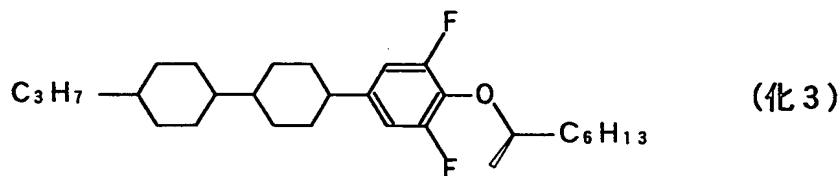
【 0 0 9 2 】

【化 2】



【 0 0 9 3 】

【化 3】



【 0 0 9 4 】

先に作製した空きセルに液晶Aを真空注入法で注入し、注入孔を紫外線硬化の封止材で封止して液晶パネルを作製した。液晶パネルの電極は、行電極240ライン、列電極320ラインであり、解像度は約100dpiである。この液晶パネルの片方の基板を艶消し黒のスプレーで均一に塗装した。次に、この液晶パネルの行、列各1本ずつの電極を選び、その交点に40Vの電圧を20msec間印加したところ、印加後に黒塗装していない基板側から見ると交点部分は緑色の反射色を呈した。次に、20Vの電圧を20msec印加したところ、印加後に黒塗装していない基板側から見ると交点部分がほぼ黒色を呈した。

【 0 0 9 5 】

液晶パネルの全画面を初期化するために、パネル全体に 4 5 V の電圧を 5 m s e c 印加した。それに続いて、液晶パネルに印加される電圧が 0 V になる無印加部を 0. 3 m s e c を設けた。その後、フォーカルコニックとするための電圧として 3 3 V の電圧を 1 m s e c 間印加する。無印加部とフォーカルコニックとするための電圧印加期間とを計 5 回繰り返した後、線順次駆動を実施した。行電極が選択される期間をそれぞれ 0. 1 m s e c とした。なお、0. 3 m s e c の電圧無印加部では、コレステリック液晶はホモジニアスまたはホモジニアスとプレナーの中間状態に移行するので、効率的にリセット時間の短縮を図ることができる。

【 0 0 9 6 】

すると、表示データを書き込む前の一連の電圧処理によって十分フォーカルコニックが書き込まれ、コントラストの高い表示が得られた。すなわち、テストパターンを表示したところ、残像もなく、高コントラストの表示が得られた。なお、一連の表示書き込み動作に要する時間は 1 7. 5 m s e c であった。

【 0 0 9 7 】

(比較例 1) 例 1 の場合と同様に、全画面を初期化するために、パネル全体に 4 5 V の電圧を 5 m s e c 印加した。それに続いて、液晶パネルに印加される電圧が 0 になる無印加部を 0. 3 m s e c を設けた。その後、フォーカルコニックにするための電圧として 2 3 V の電圧を 1 0 m s e c 間印加し、その後、線順次駆動を実施した。行電極が選択される期間をそれぞれ 0. 1 m s e c とした。テストパターンを表示したところ、残像もなく、高コントラストの表示が得られたが、一連の表示書き込み動作に要する時間は、2 1. 3 m s e c と例 1 の場合に比べて長くかかってしまった。

【 0 0 9 8 】

(例 2) 例 1 の場合と同様に、全画面を初期化するために、パネル全体に 4 5 V の電圧を 5 m s e c 印加した。それに続いて、液晶パネルに印加される電圧が 0 になる無印加部を 0. 3 m s e c を設けた。その後、フォーカルコニックにするための電圧として 4 5 V の電圧を 0. 3 m s e c 間印加した。無印加部とフォ

一カルコニックとするための電圧印加期間とを計 8 回繰り返した後、線順次駆動を実施した。行電極が選択される期間をそれぞれ 0.1 msec とした。

【0099】

テストパターンを表示したところ、残像もなく、高コントラストの表示が得られたが、また一連の表示書き込み動作に要する時間は 15.8 msec と更に改善することができた。また全画面を初期化するための工程のうち、垂直配向にするための 45 V, 5 msec とフォーカルコニックにするための電圧条件を共通化することができた。このことは、実用化を考慮した場合、電源回路の電圧レベルを削減することができコストを削減できることを意味している。また、無印加部とフォーカルコニックとするための電圧印加期間との繰り返し回数は 10 回程度以下であることが好ましいといえる。

【0100】

(比較例 2) 例 2 の場合と同様に、全画面を初期化するために、パネル全体に 45 V の電圧を 5 msec 印加した。それに続いて、液晶パネルに印加される電圧が 0 になる無印加部を 0.3 msec を設けた。その後、フォーカルコニックにするための電圧として 45 V の電圧を 10 msec 間印加し、その後、線順次駆動を実施した。行電極が選択される期間をそれぞれ 0.1 msec とした。テストパターンを表示したところ、残像もなく、高コントラストの表示が得られたが、一連の表示書き込み動作に要する時間は、21.3 msec と例 2 の場合に比べて長くかかってしまった。

【0101】

【例 3】例 1 の駆動条件において、線順次駆動による表示データの書き込み時に、選択期間に対して列電極の印加時間を均等に 10 分割し、分割された各期間に階調データに応じたオンとオフに相当する電圧を列電極に印加にする。そして、そのような電圧印加方法によってテストパターンを表示したところ、表示データに応じた均一な階調表示が得られた。

【0102】

【比較例 3】例 1 の駆動条件において、列電極の印加電圧をオンのときに V_c 、オフのときに $-V_c$ とし、階調データに応じて $n \times V_c$ ($-1 < n < 1$) の電圧

値を列電極に印加した。電圧値を変えることによって10階調表示を行った。様々なテストパターンを表示させたところ、列電極に平行な表示むらが発生し不均一な階調表示になった。

【0103】

例4および比較例4の結果から、中間調表示を行う場合、パルス幅変調を使用すれば良好な階調表示を得ることができるが、振幅変調を使用した場合には良好な階調表示を得ることができないことがわかる。

【0104】

【発明の効果】

本発明によれば、コレステリック液晶を用いた液晶表示装置の駆動方法および駆動装置を、表示データに対応した電圧条件にもとづいて各画素に電圧を印加する前に、コレステリック液晶の配向が電圧印加方向に垂直になるように電圧を印加する第1の段階と、コレステリック液晶をホモジニアスまたはホモジニアスとプレナーの中間状態に移行させるための電圧を印加する第2の段階と、コレステリック液晶のホモジニアスまたはホモジニアスとプレナーの中間状態からフォーカルコニックまたはプレナーとフォーカルコニックとの中間の状態への移行を促進するための電圧を印加する第3の段階とを含み、第1の段階の後に第2の段階および第3の段階を繰り返す構成にしたので、表示データの書き込みを行う前にコレステリック液晶を確実にフォーカルコニックに揃えることができ、高速書き込みを行っても残像を生じさせたりコントラストが低下することを防止でき、表示を高精細化した場合にも表示品位を高くすることができる効果がある。さらに、コレステリック液晶の状態をフォーカルコニックに揃えるための時間が短縮されるので、一連の画像を更新するシーケンスに要する時間をより短縮することができる。

【図面の簡単な説明】

【図1】 コレステリック液晶を用いた液晶パネルの概略構成を示す断面図。

【図2】 液晶パネルに電圧パルスを印加し消去して表示状態を確認する実験の実験結果の概略を示す説明図。

【図3】 電圧パルスの幅を短くした場合の実験結果を示す説明図。

【図 4】 電圧パルスの幅を短くした場合の実験結果を示す説明図。

【図 5】 フォーカルコニックが書き込まれるまでの回数の実験結果を示す説明図。

【図 6】 I A P T 駆動ドライバの機能を説明するための説明図。

【図 7】 制御信号と印加電圧との関係を示す説明図。

【図 8】 液晶駆動装置の第 1 の実施の形態を示すブロック図。

【図 9】 制御装置の構成例を示すブロック図。

【図 1 0】 制御装置の動作を示すタイミング図。

【図 1 1】 制御装置の動作を示すタイミング図。

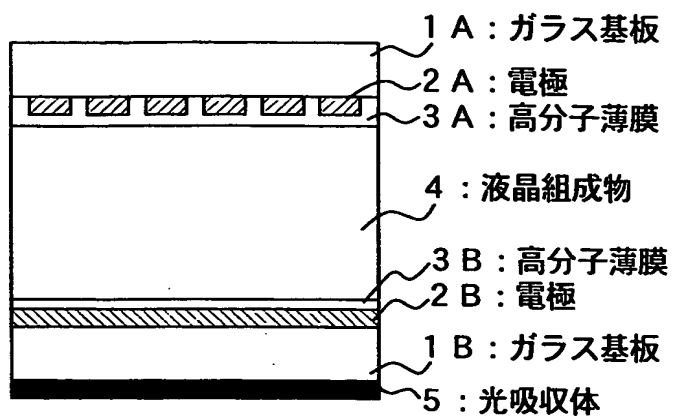
【図 1 2】 コレステリック液晶の配向状態の一例を示す説明図。

【符号の説明】

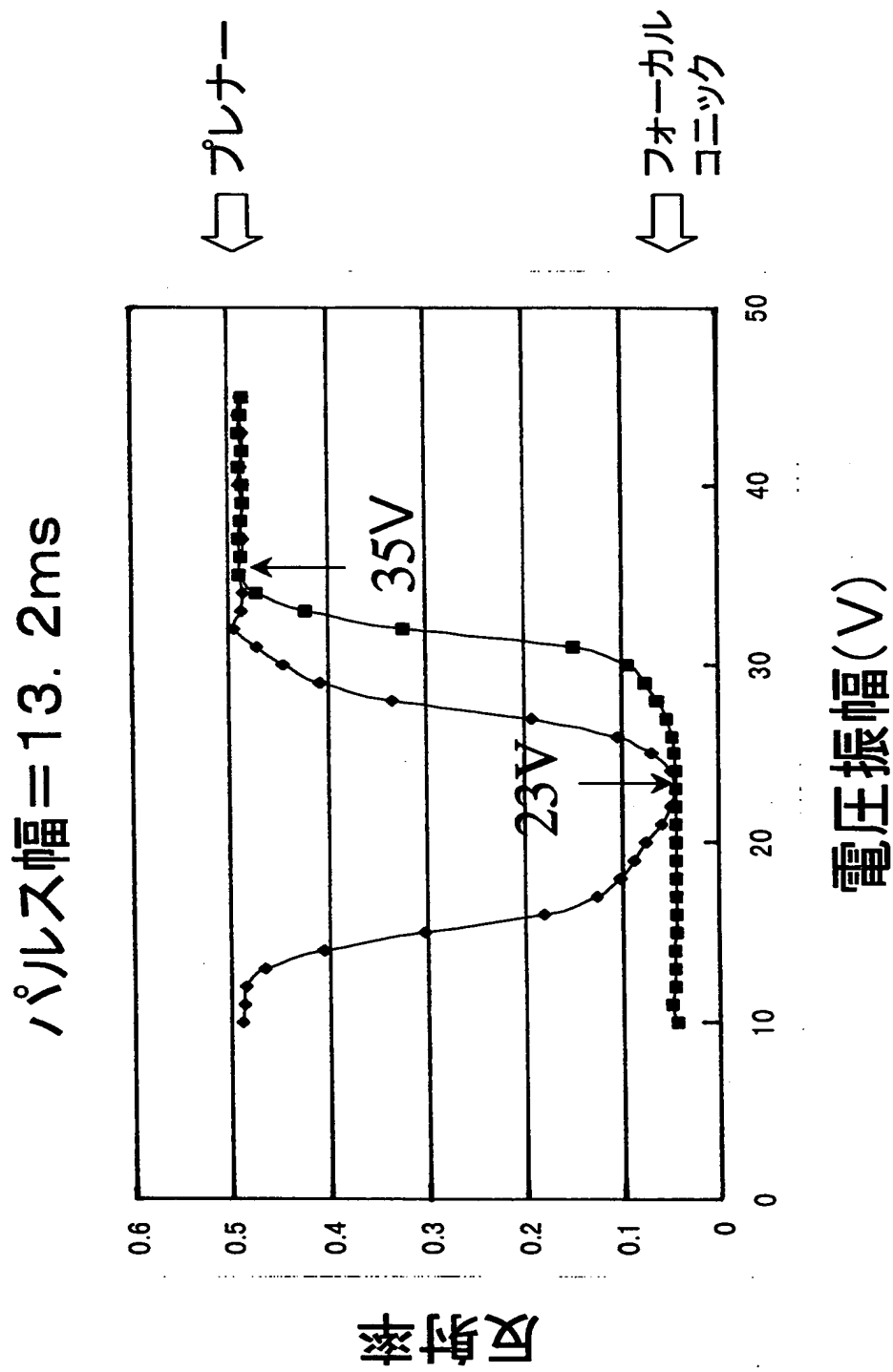
- 1 A, 1 B ガラス基板
- 2 A, 2 B 電極
- 3 A, 3 B 高分子薄膜
- 4 液晶組成物
- 5 光吸収体
- 1 0 コレステリック液晶パネル（液晶光学素子）
- 1 1 制御装置
- 1 2 行ドライバ
- 1 3 列ドライバ
- 1 4 液晶電源装置
- 2 0 M P U
- 2 1 発振器
- 2 2 基準カウンタ
- 2 3 ラインカウンタ
- 2 4 比較器
- 2 5 設定レジスタ
- 2 6 メモリ
- 2 7 セレクタ

【書類名】 図面

【図 1】

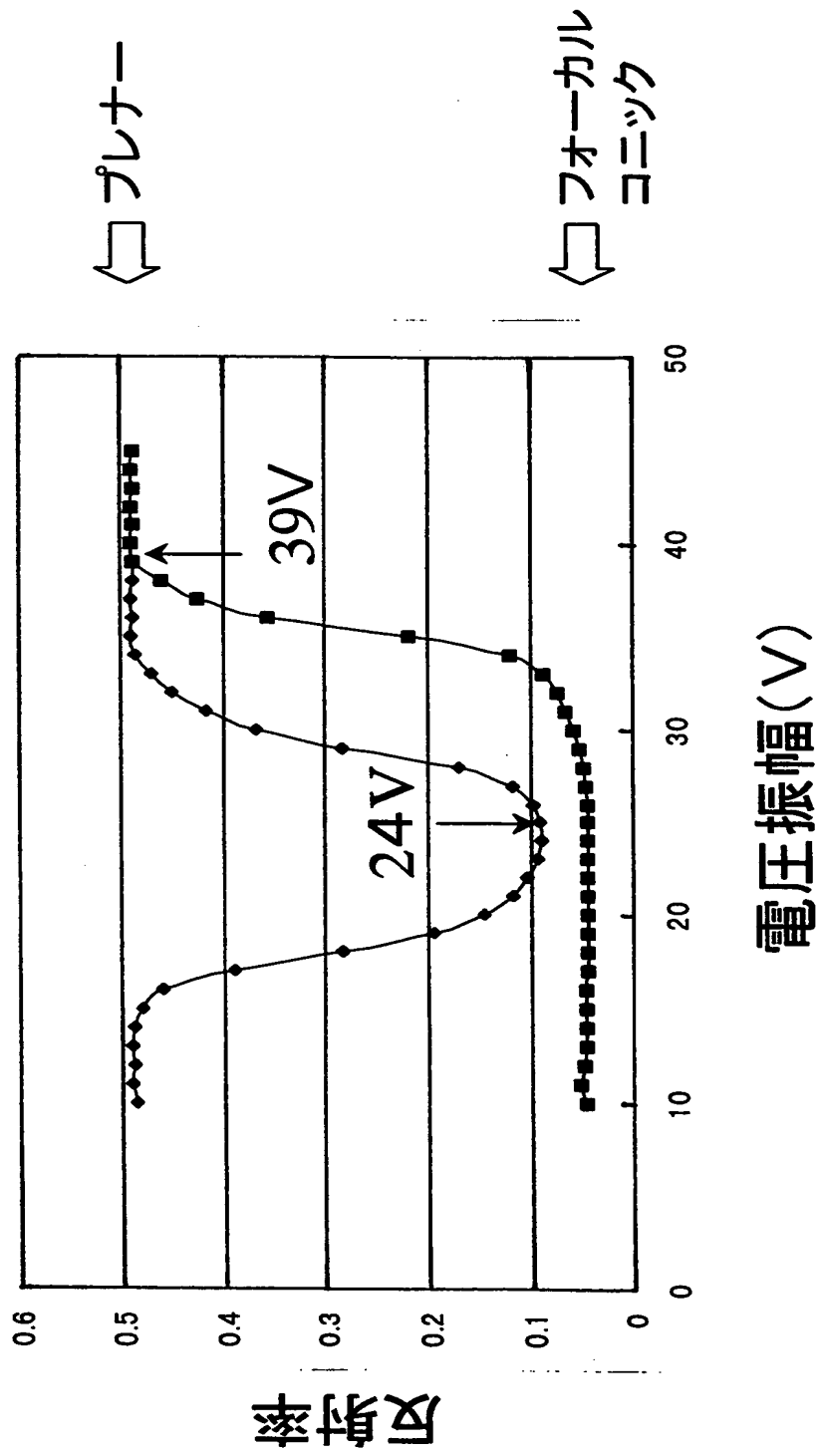


【図 2】

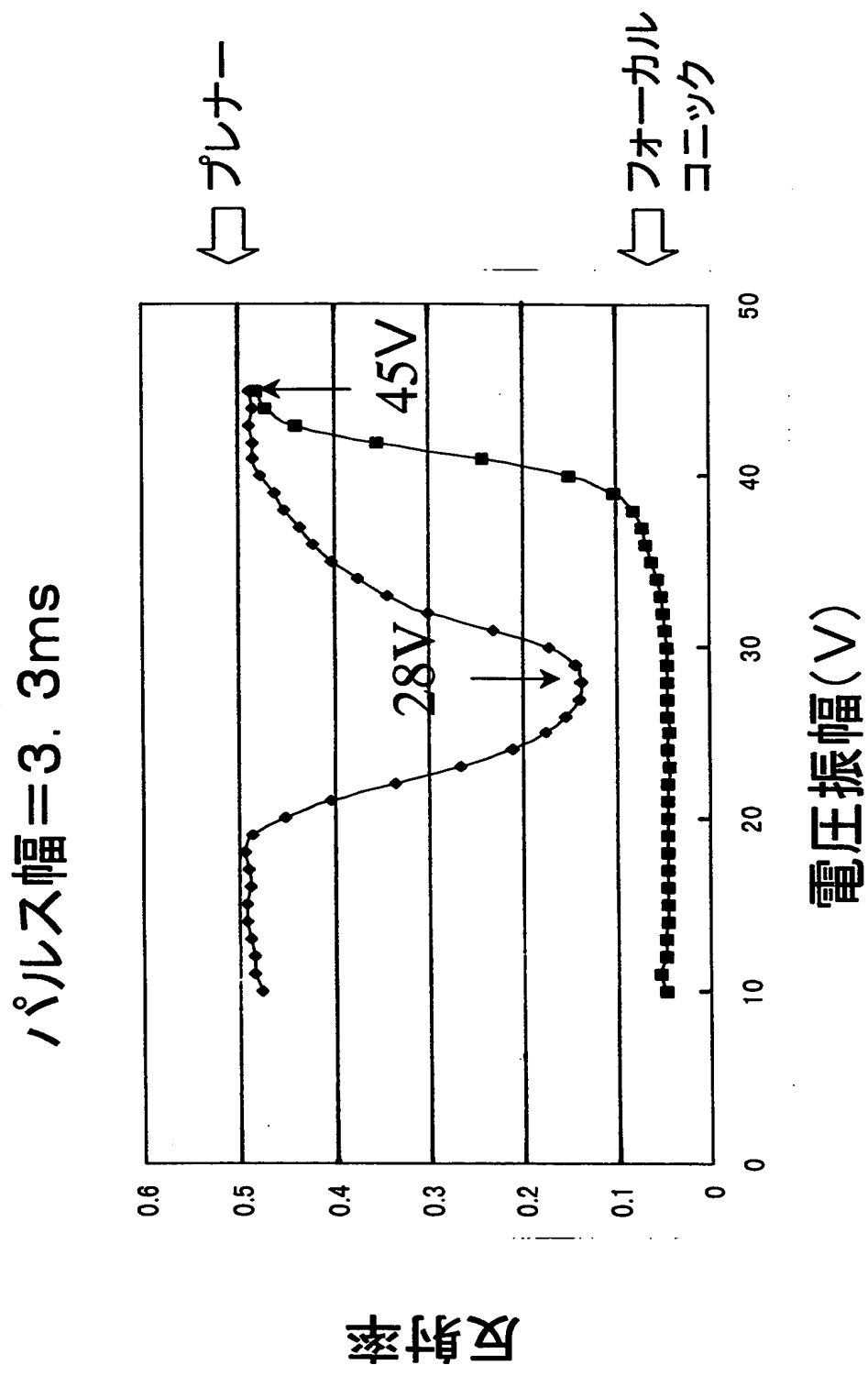


【図 3】

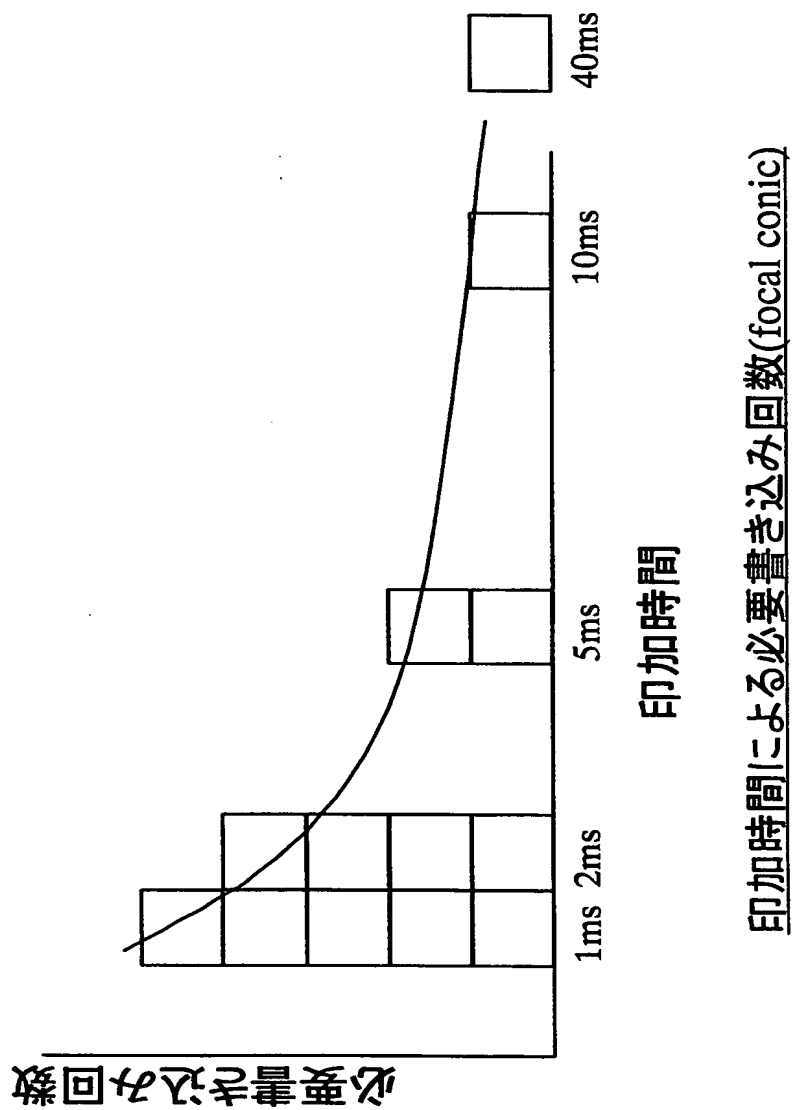
パルス幅=6. 6ms



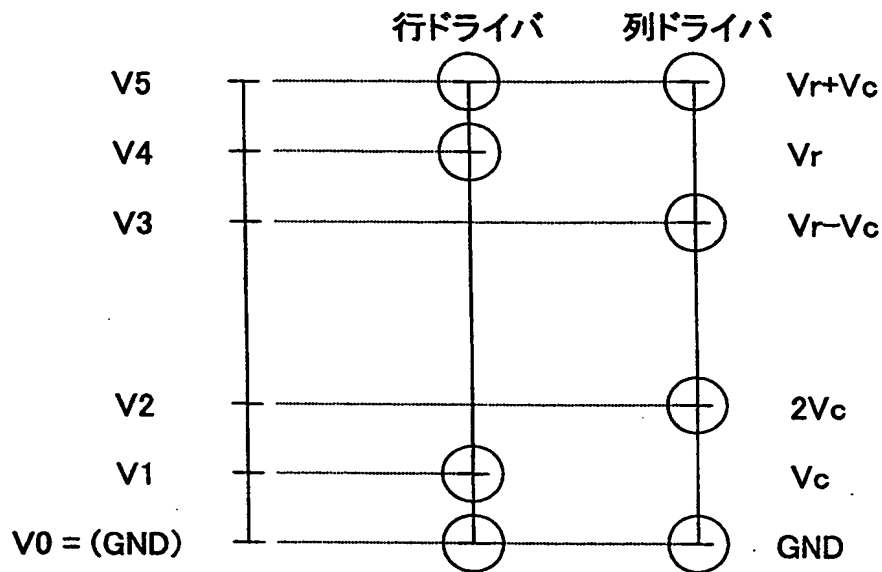
【図 4】



【図 5】



【図 6】



【図 7】

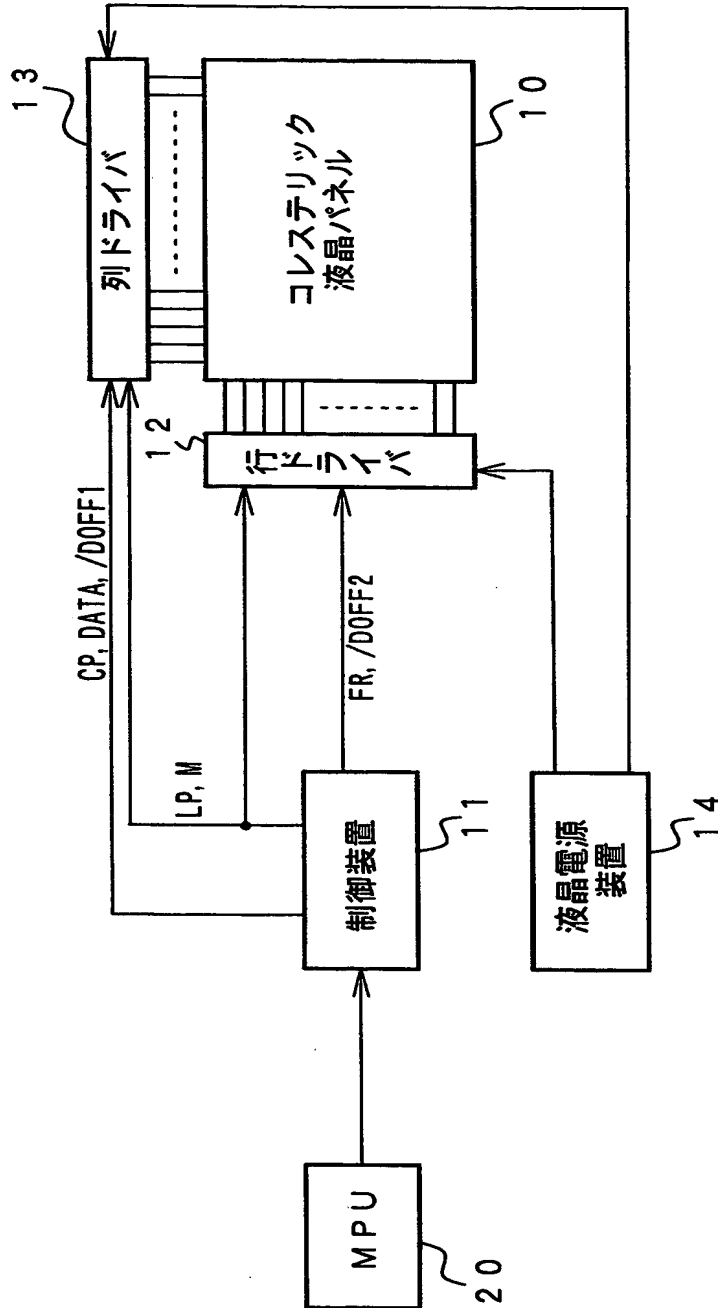
行ドライバ

/DOFF	M	選択/非選択	出力電圧
H	L	選択	V5
H	H	選択	V0
H	L	非選択	V1
H	H	非選択	V4
L	X	X	V0

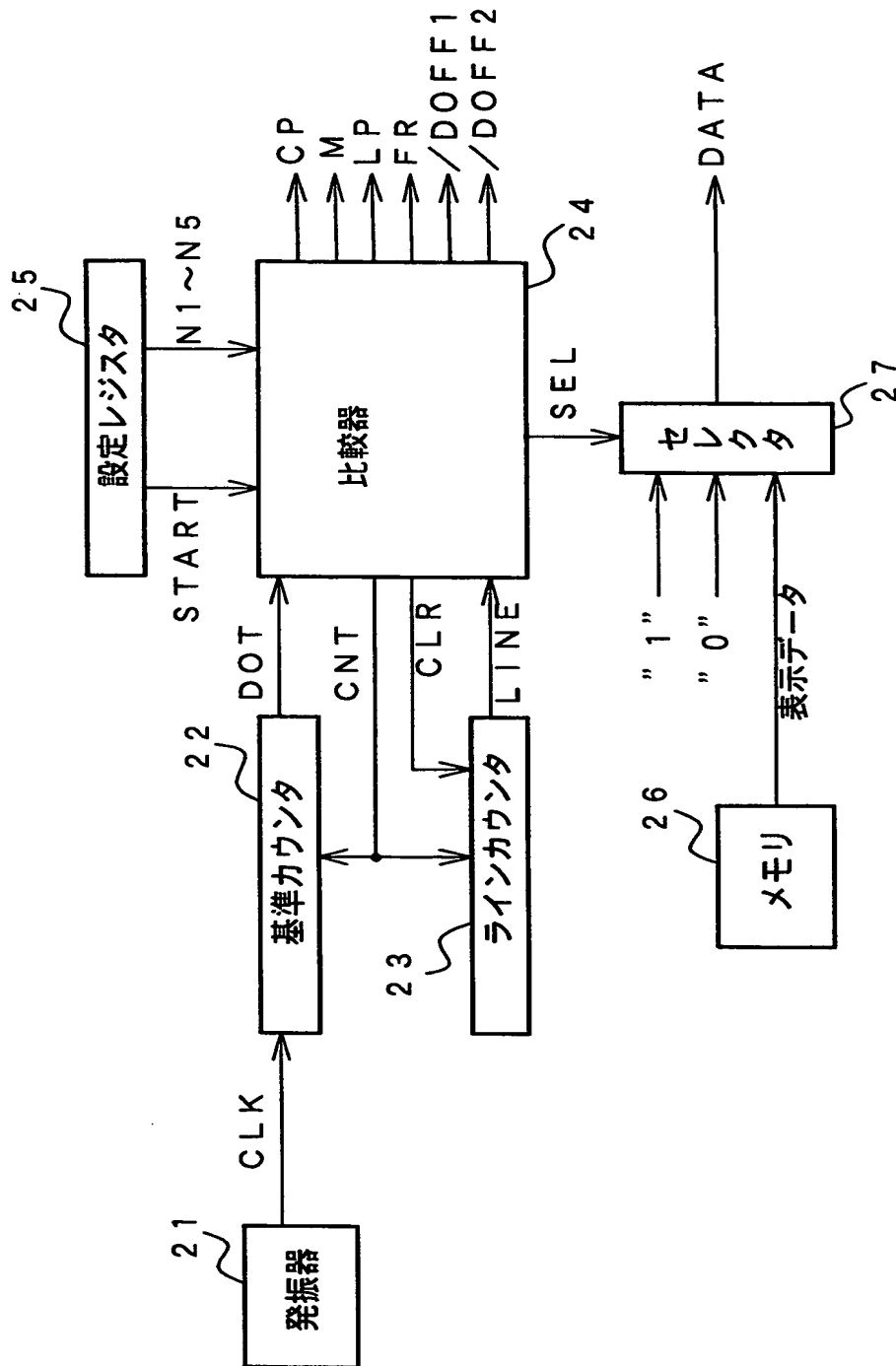
列ドライバ

/DOFF	M	DATA	出力電圧
H	L	H	V0
H	H	H	V5
H	L	L	V2
H	H	L	V3
L	X	X	V0

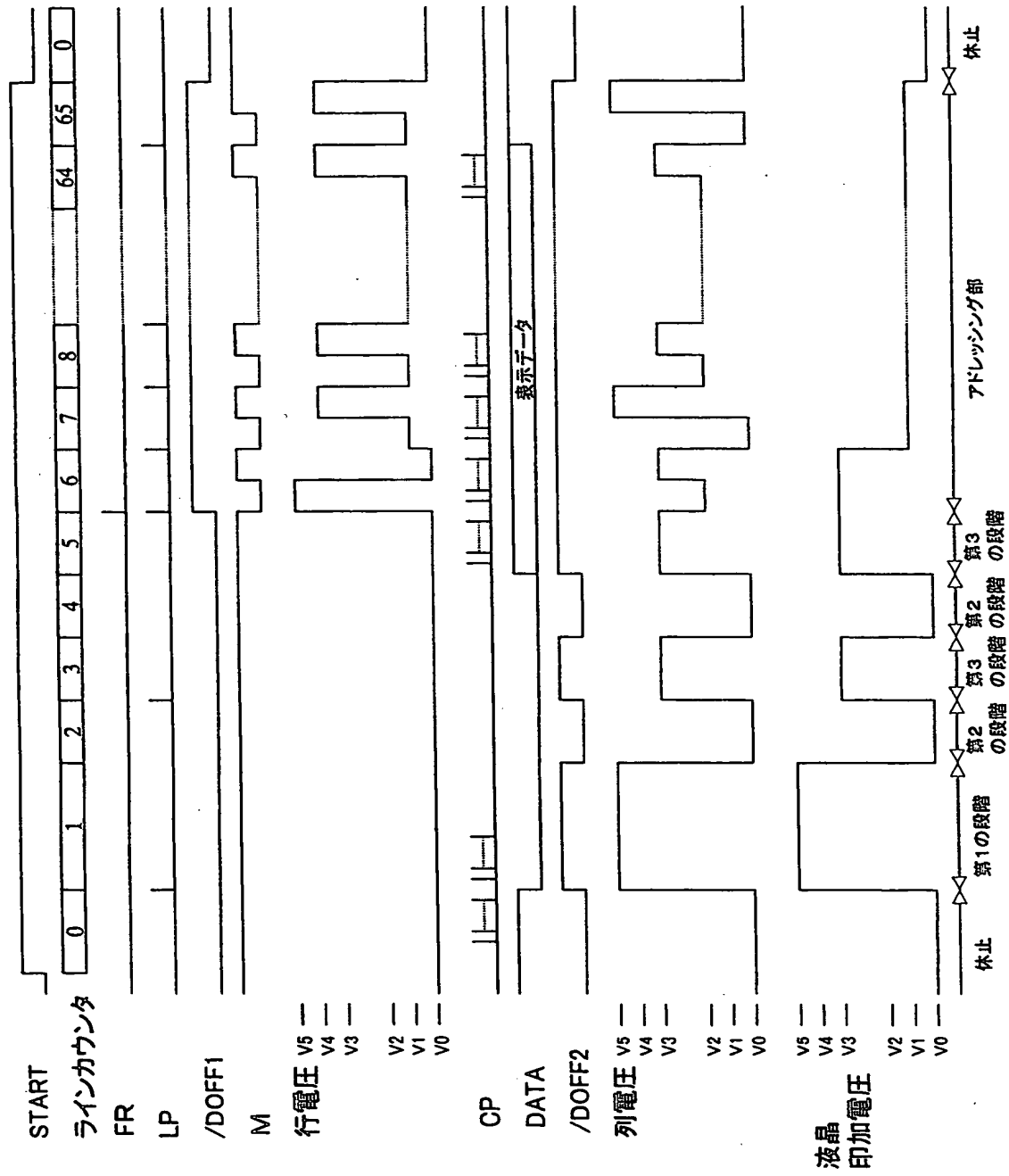
【図 8】



【図 9】



【図10】



START

ラインカウンタ

0	1	2	3	4	5	6	7	8	64	65	0
---	---	---	---	---	---	---	---	---	----	----	---

FR

LP

/DOFF1

M

行電圧

V5
V4
V3
V2
V1
V0

CP

DATA

/DOFF2

列電圧

V5
V4
V3
V2
V1
V0

液晶
印加電圧

V5
V4
V3
V2
V1
V0

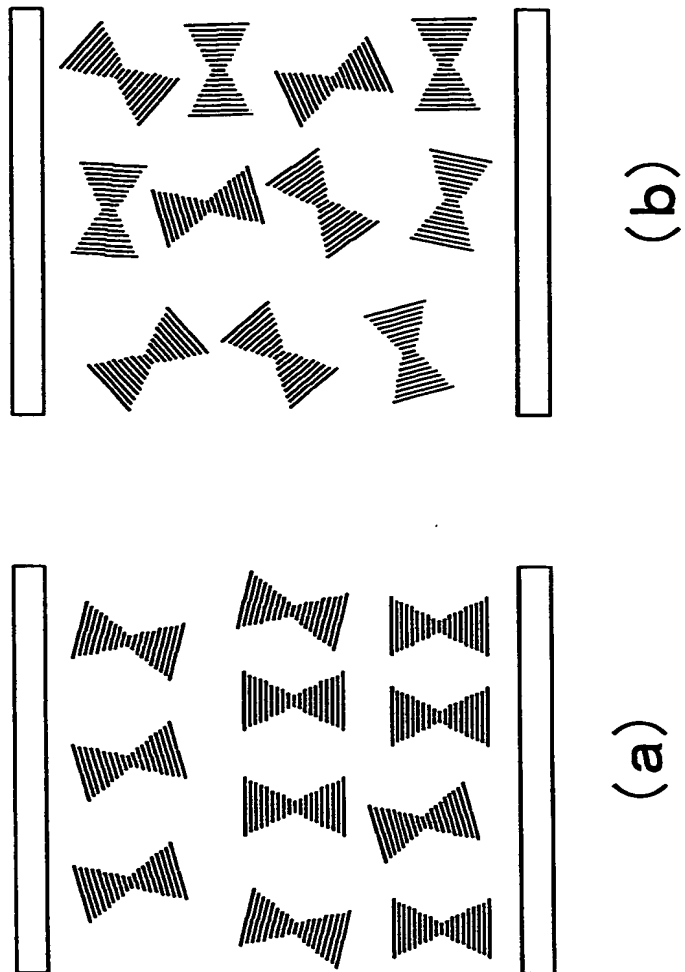
第1の段階
第2の段階
第3の段階
第2の段階
第3の段階
の段階
の段階
の段階

アドレッシング部

休止

休止

【図 1 2】



【書類名】 要約書

【要約】

【課題】 コレステリック液晶表示装置において高速書き込みを行っても残像を生じさせたりコントラストが低下するのを防止する。

【解決手段】 線順次駆動が行われるアドレッシング部の前に、コレステリック液晶に高電圧が印加される第1の段階、電圧を印加しない第2の段階、および比較的高電圧が印加される第3の段階を設け、第2の段階と第3の段階を繰り返す。

【選択図】 図10

出 願 人 履 歴 情 報

識別番号 [000103747]

1. 変更年月日	1998年 6月 1日
[変更理由]	住所変更
住 所	東京都荒川区東日暮里五丁目7番18号
氏 名	オプトレックス株式会社

出 願 人 履 歴 情 報

識別番号 [000000044]

1. 変更年月日 1999年12月14日

[変更理由] 住所変更

住 所 東京都千代田区有楽町一丁目12番1号
氏 名 旭硝子株式会社